

(19) Korean Intellectual Property Office (KR)

(12) Laid-open Patent Publication (A)

(51) Int. Cl.⁷ H01J 17/49	(11) Publication No. (43) Publication Date	P-2001-0098112 November 08, 2001
---	---	---

(21) Application No. 10-2000-0022798

(22) Application Date April 28, 2000

(71) Applicant Samsung SDI Co., Ltd. KIM, Soon-Taek
575, Shin-dong, Paldal-Ku, Suwon City, Kyungki-Do

(72) Inventor CHUNG, Nam-Seong
Hansung Villa 2-101, 711-4, Jangyang-ri, Socho-myun,
Wonju-City, Kangwon-do

SHIN, Bum-Jei

Hyundai Apt.201-2004, Durei-hyun, Shinbang-dong,
Cheonan-City, Choongchungnam-do

(74) Agent LEE, Young-Pil · CHO, Hyuk-Keun · LEE, Hae-Young

Substantive Examination: None

(54) Plasma Display Panel

Abstract

In the plasma display device including a front and rear substrates faced to each other, common electrodes and scan electrodes provided alternatively between the substrates and run parallel with each other, the plasma display panel comprising a scan electrode terminal section provided on one side surface of one of the substrates and integrating ends of the scan electrodes for applying a high voltage pulse to the scan electrodes; and a common electrode terminal section integrating ends of the common electrodes for applying a high voltage pulse to the common electrodes and extended to a portion adjacent to the scan electrode terminal section along an edge portion of the substrate is disclosed, the terminal sections are connected to an integrated board at the same surface of the substrate for driving the common electrodes and the scan electrodes, respectively.

Representative Drawing

FIG. 4

Specification

Brief Description of the Drawings

FIG. 1 is a schematic sectional view of the conventional plasma display panel.

FIG. 2 is a schematic plane view showing an arrangement state of common electrodes and scan electrodes in FIG. 1.

FIG. 3 is a schematic plane view showing an installing state of a circuit board in the conventional plasma display panel.

FIG. 4 is a schematic plane view of the plasma display panel according to one embodiment of the present invention.

FIG. 5 is a schematic structural view showing a structure of a circuit board to be installed in the plasma display panel shown in FIG. 4.

FIG. 6 is a schematic plane view of the plasma display panel according to another embodiment of the present invention.

FIG. 7 is a schematic plane view of the plasma display panel according to yet another embodiment of the present invention.

<Explanation of reference numerals for designating main components in the drawings>

30: Front substrate	31: Common electrode
31a, 31b: First and second electrode groups	33: Scan electrode
35: Scan electrode terminal section	37: Common electrode terminal section
38: Short bar	39: Common electrode terminal section
40: Rear substrate	51: Integrated board
53: Main board	54, 55: Line
56: Connector	
61, 63: First and second common electrode terminal section	
71, 73: First and second electrode group terminal sections	

Detailed Description of the Invention

Purpose of the Invention

Technology to which the invention belongs and the prior art of the fields

The present invention relates to a plasma display panel, and more particularly to a plasma display having an improved installing structure of electrodes for forming a main discharge.

The plasma display panels are apparatuses for emitting the light by exciting fluorescent substances or special gases. That is, in a state that a gap between two electrodes installed in a hermitically sealed space is filled with gas, a predetermined voltage is applied to the electrode to occur a glow discharge, a fluorescent layer formed into a predetermined pattern is excited by ultraviolet rays generated when this glow discharge is occurred, and so an image is formed.

The plasma display panel is classified into a DC type or an AC type and a combination type depending on the driving method. Also, the plasma display panel is classified into one having at least two electrodes and the other one having three electrodes which are required for discharging according to a structure of the electrode. In the DC type, a subsidiary anode is added to induce a subsidiary discharge, in the AC type, an address electrode is provided for separating a selective discharge and a maintenance discharge from each other to enhance an address speed.

Also, the AC type plasma display panel can be classified into an opposing type electrode structure and a surface discharge type electrode structure depending on the arrangement of electrodes forming a discharge, the opposing type electrode structure is a structure in which two maintaining electrodes forming a discharge are located on a front substrate and a rear substrate, respectively, to form a discharge into a vertical axis of the panel, and the surface discharge type electrode structure is a structure in which two maintaining electrodes forming a discharge are located on the same substrate to form a discharge on one plane of the substrate.

FIG. 1 and FIG. 2 are views showing one example of the surface discharge type plasma display panel of the plasma display panel, FIG. 1 is a side view of the plasma display panel, and FIG. 2 is a plane view showing an arrangement state of common electrodes and scan electrodes.

As shown, a dielectric layer (13) in which an address electrode (12) is embedded is formed on an upper surface of a substrate (11), a patterned wall (14) which partitions a discharge space is formed on an upper surface of the dielectric layer (12). The substrate (11) on which the wall (14) is formed is coupled with a front substrate (15),

patterned common electrodes (16) and scan electrodes (17) are formed on a lower surface of the front substrate (15). And, although not shown, a dielectric layer can be formed on a lower surface of the front substrate (15) on which the common electrodes (16) and the scan electrodes (17) are formed, a fluorescent layer can be formed on an upper surface of the dielectric layer between the walls.

Patterns of the common electrodes (16) and the scan electrodes (17) formed at a lower surface of the front substrate (15) are alternatively formed as shown in FIG. 2. That is, the patterns are alternatively formed for one discharge space, and so the plasma display panel has the structure in which the electrodes are adjacent to each other.

In the above structure, according to a predetermined voltage applied to each electrode, the discharge space is charged with a wall electric charge by a trigger discharge caused by the address electrodes (12) and the exposed scan electrodes (17), a glow discharge is generated in the discharge space filled with this wall electric charge by the common electrodes (16) and the scan electrodes (17), and so the light is emitted. In order to display a pixel on the panel through the glow discharge as described above, a conductive film such as FPC is pressurized on and attached to a terminal section of each electrode, and so a high voltage pulse is supplied from a circuit unit provided at an outside, to this end, a terminal (16a) of a group of the common electrodes (16) and a terminal (17a) of a group of the scan electrodes (17) are separately provided at right and left sides of the panel (11), respectively.

Referring to FIG. 3, however, since the terminals (16a) (17a) of the groups of the electrodes are separately provided at both sides of the panel (11), a common electrode driving board (18) and a scan electrode driving board (19) for applying a high voltage pulse to the terminals (16a) (17a) should be provided separately on the FPC (13). Therefore, there are some problems that the number of connectors (18a, 19a, 20a) for connecting the driving boards (18) (19) to a main board (20) including a power supply board, a logic board, an image board and the like is increased so that a manufacturing cost is increased and a length of a line (20b) used for connecting the connectors is increased so that an electrical signal characteristic becomes lower.

In particular, according to a recent trend that a size of the panel becomes large, in the structure of the driving board as described above, there is a problem that a signal line of the logic board or a power supply line of the power supply board is excessively lengthened so that a signal/electric characteristic of each board becomes more lower.

Technical objects to be achieved in the invention

The present invention is conceived to solve the problems mentioned above, the object of the invention is to provide the plasma display panel having an improved

structure in which terminals of the common electrodes and the scan electrodes can be provided together at one side of the panel.

Configuration and operation of the Invention

To achieve the above object, in a plasma display device including a front and rear substrates faced to each other, common electrodes and scan electrodes provided alternatively between the substrates and run parallel with each other, the plasma display panel according to the present invention comprises a scan electrode terminal section provided on one side surface of one of the substrates and integrating ends of the scan electrodes for applying a high voltage pulse to the scan electrodes; and a common electrode terminal section integrating ends of the common electrodes for applying a high voltage pulse to the common electrodes and extended to a portion adjacent to the scan electrode terminal section along an edge portion of the substrate, and characterized in that the terminal sections are connected to an integrated board at the same surface of the substrate for driving the common electrodes and the scan electrodes, respectively.

Here, it is preferable that the common electrode terminal section comprises a rod shaped short bar integrating and connecting ends of the common electrodes in the direction perpendicular to the common electrodes; and a common electrode terminal section connected to the short bar and extended to a portion adjacent to the scan electrode terminal section along an edge portion of the substrate to run parallel with the scan electrodes.

Also, it is preferable that the common electrode terminal section comprises a first common electrode terminal section integrating and connecting ends of only $2n+1^{\text{th}}$ common electrodes of the common electrodes and run parallel with the scan electrodes to extend to a portion adjacent to the scan electrode terminal section; and a second common electrode terminal section integrating and connecting ends of only $2n^{\text{th}}$ common electrodes of the common electrodes and run parallel with the scan electrodes to extend to a portion adjacent to the scan electrode terminal section. Here, "n" is a positive number above 0 (zero).

Hereinafter, the plasma display panel according to the present invention is described in detail with reference to the attached drawings.

Referring to FIG. 4, a plasma display panel according to one embodiment of the present invention is provided with common electrodes (31) and scan electrodes (33) provided on a front substrate (30); address electrodes (41) provided on a rear substrate (not shown) faced to the front substrate (30); and a scan electrode terminal section (35)

for applying a high voltage pulse to the scan electrodes (33) and a common electrode terminal section (37) for applying a high voltage pulse to the common electrodes (31).

Like the electrode structure of the conventional surface discharge type PDP, the common electrodes (31) and the scan electrodes (33) are run parallel with each other and provided alternatively on the same surface of the front substrate (30). And, the plurality of address electrodes (41) are run parallel with each other on the rear substrate in the direction perpendicular to the electrodes (31)(33).

The scan electrode terminal section (35) is provided on one side surface of the front substrate (30) so as to connect integrally ends of the scan electrodes (33). Here, when the front substrate (30) is divided into right/left sides and upper/lower sides in the drawing for the convenience of the description, the scan electrode terminal section (35) has a predetermined length and is provided on an edge portion of the right side of the front substrate (30).

The common electrode terminal section (37) comprises a short bar (38) connecting integrally ends of the common electrodes (31) and a common electrode terminal section (39) connected to an end of the short bar (38) and extended to a portion adjacent to the scan electrode terminal section (35). The short bar (38) is provided for connecting integrally ends of the common electrodes (31) at a left side of the front substrate (30). The common electrode terminal section (39) is provided such that the common electrode terminal section runs parallel with the scan electrodes (33) along an edge portion of a lower side of the front substrate (30), and its end is extended to a portion adjacent to the scan electrode terminal section (35), that is, an edge portion of a right side of the front substrate (30). It is preferable that such common electrode terminal section (37) is coated entirely or partially with an insulating material to enhance an electrical characteristic of the high voltage pulse applied to the common electrode terminal section.

Also, the common electrode terminal section (39) can be provided on an edge portion of upper side of the front substrate (30) in FIG. 4 into a line shape which runs parallel with the scan electrodes (33).

If the common electrode terminal section (37) is extended to the same side surface of the front substrate (30) and its end is adjacent to the scan electrode terminal section (35), the advantage as follows is obtained.

That is, as shown in FIG. 5, when a FPC circuit board (50) is mounted to the rear substrate (40) in a state that the rear substrate (40) is overlapped on the front substrate (30), since the terminal sections (35)(37) are placed together at a right side of the front substrate (30), an integrated board (51) can be used without providing separately the driving boards for driving the common electrodes (31) and the scan electrodes (33), respectively. That is, the integrated board (51) is the board which integrates circuit

elements performing the functions of the conventional driving boards (18, 19) shown in FIG. 3, respectively, into one circuit block to drive independently the common electrodes (31) and the scan electrodes (33). Accordingly, it is possible to design a circuit on the circuit board (50) and integrates and connect a signal line (54) and a power line (55) extended from a main board (53), and so the number of connectors (56) and the lengths of the lines (54, 55) can be minimized, whereby a manufacturing cost can be save and a manufacturing process can be simplified. In particular, if a size of the panel becomes large, the above advantages can be increased more and more.

Referring to FIG. 6 showing the plasma display panel according to another embodiment of the present invention, a common electrode terminal section integrating and connecting ends of the common electrodes (31) is provided with a first and second common electrode terminal sections (61)(63).

The first common electrode terminal section (61) is provided with a first short bar (61a) integrating and connecting sequentially ends of only $2n+1^{\text{th}}$ ("n" is a positive number above 0 (zero)) common electrodes (X_{2n+1}) of the common electrodes (31) from an upside to a downside and a first common electrode terminal section (61b) connected to one end of the first short bar (61a) and run parallel with the scan electrodes (33) to extend to a portion adjacent to the scan terminal terminal section (35).

Also, the second common electrode terminal section (63) is provided with a second short bar (63a) integrating and connecting ends of only $2n^{\text{th}}$ common electrodes (X_{2n}) except the above common electrodes (X_{2n+1}) and a second common electrode terminal section (63b) connected to one end of the second short bar (63a) and extended parallel with the scan electrodes (33). That is, the terminal sections (61b)(63b) are formed such that the terminal sections are extended parallel with each other along the edge portion of the front substrate (30) and ends of the terminal sections and the scan electrode terminal section (35) can be located at the same side surface.

In a case of the plasma display panel having the structure as described above, it is possible to connect the front substrate (30) to the integrated board (51) of the circuit board (50) at the same side surface of the front substrate as shown in FIG. 5.

Also, referring to FIG. 7 showing the plasma display panel according to yet another embodiment of the present invention, when the common electrodes (31) is classified into a first and second electrode groups (31a)(31b) which are located at an upper side and a lower side, respectively, on the basis of an approximately center of the front substrate (30), the common electrode terminal section are provided with a first and second electrode group terminal sections (71)(73) connected to the electrode groups (31a)(31b), respectively. Each of the terminal sections (71)(73) is formed on the front substrate (30) in a state that the terminal sections are insulated from each other. Here, the first electrode group terminal section (71) can be provided with a first group short

bar (71a) connecting and integrating an end of the first electrode group (31a) and a first group terminal section (71b) connected to one end of the first group shrot bar (71a) and extended to a portion adjacent to of the scan electrode terminal section (35) along an edge of the front substrate (30) and run parallel with the scan electrode (33). Also, the second electrode group terminal sections (73) can be provided with a second group short bar (73a) connecting and integrating an end of the second electrode group (31b) and a second group terminal section (73b) connected to one end of the second group shrot bar (73a) and extended to a portion adjacent to of the scan electrode terminal section (35) and run parallel with the scan electrode (33). Here, it is preferable that the terminal sections (71b) (73b) are provided separately on edge portions of a upper side and a lower side of the front substrate (30), respectively.

In the plasma display panel having the structure as described above, the terminal sections (71b) (73b) are located together at a right side of the front substrate (30) on which the scan electrode terminal section (35) is provided, and so it is possible to use the circuit board (50) using the integrated board (51) as shown previously in FIG. 5.

Effects of the Invention

In accordance with the plasma display panel according to the present invention as described above, since the terminal sections of the common electrodes and the scan electrodes are provided at the same side surface of the substrate, a circuit design of the circuit board provided on the substrate is simplified and a plurality of driving board can be integraged into one integrated board to simplify the panel, and so the present invention is advantageous in that the manufacturing cost and the installing cost are saved.

Also, the number of connector used for connecting the integrated board to the main board can be decreased by using the integrated board so that the production cost can be saved, and a length of line connecting the connectors can be reduced, and so there is the advantage that the signal/electrical characteristics of the production can be enhanced.

(57) What is claimed is:

Claim 1

A plasma display device including a front and rear substates faced to each other, common electrodes and scan electrodes provided alternatively between said substates and run parallel with each other, comprising:

a scan electrode terminal section provided on one side surface of one of the said substrates and integrating ends of said scan electrodes for applying a high voltage pulse to said scan electrodes; and

a common electrode terminal section integrating ends of said common electrodes for applying a high voltage pulse to said common electrodes and extended to a portion adjacent to said scan electrode terminal section along an edge portion of said substrate,

wherein said terminal sections are connected to an integrated board at the same surface of said substrate for driving said common electrodes and said scan electrodes, respectively.

Claim 2

The plasma display panel according to claim 1, wherein said common electrode terminal section comprises,

a rod shaped short bar integrating and connecting ends of said common electrodes in the direction perpendicular to the common electrodes; and

a common electrode terminal section connected to said short bar and extended to a portion adjacent to said scan electrode terminal section along an edge portion of said substrate to run parallel with the scan electrodes.

Claim 3

The plasma display panel according to claim 1, wherein the common electrode terminal section comprises,

a first common electrode terminal section integrating and connecting ends of only $2n+1^{\text{th}}$ common electrodes of said common electrodes and run parallel with said scan electrodes to extend to a portion adjacent to said scan electrode terminal section; and

a second common electrode terminal section integrating and connecting ends of only $2n^{\text{th}}$ common electrodes of said common electrodes and run parallel with said scan electrodes to extend to a portion adjacent to said scan electrode terminal section,

wherein "n" is a positive number above 0 (zero).

Claim 4

The plasma display panel according to claim 3, wherein the first common electrode terminal section comprises,

a first short bar intergrating and connecting ends of the $2n+1^{\text{th}}$ common electrodes in the direction perpendicular to said common electrodes; and

a first common electrode terminal section connected to an end of said first short bar and extended along an edge of said substrate such that said first common electrode terminal section is paralled with said scan electrodes and adjacent to said scan electrode terminal section.

Claim 5

The plasma display panel according to claim 3 or claim 4, wherein the second common electrode terminal section comprises,

a second short bar intergrating and connecting ends of the $2n^{\text{th}}$ common electrodes and provided on said substrate parallel with said first short bar; and

a second common electrode terminal section connected to said second short bar and extended along an edge of said substrate such that said second common electrode terminal section is paralled with said scan electrodes and adjacent to said scan electrode terminal section.

Claim 6

The plasma display panel according to claim 1, wherein, when the common electrodes are classified into a first upper electrode group and a second lower electrode group on the basis of an approximately center of said substrate, said common electrode terminal section comprises,

a first electrode group terminal section connecting and integrating one end of said first electrode group and extended to a portion adjacent to the scan electrode terminal section along an edge of said substrate and run parallel with the scan electrode ; and

a second electrode group terminal section connecting and integrating one end of said second electrode group and extended to a portion adjacent to the scan electrode terminal section along an edge of said substrate and run parallel with the scan electrode.

Claim 7

The plasma display panel according to any one of claim 1 to claim 4, wherein the the common electrode terminal section has an insulating material coating layer formed thereon.

특2001-0098112

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(51) Int. Cl.⁷
H01J 17/49(11) 공개번호 특2001-0098112
(43) 공개일자 2001년11월08일

(21) 출원번호 10-2000-0022798
(22) 출원일자 2000년04월28일
(71) 출원인 삼성에스디아이 주식회사 김순백
경기 수원시 팔달구 신동 575번지
(72) 발명자 정남성
강원도원주시소초면장암리기1-4한성빌라2동101호
신범재
충청남도천안시선방동두레현대아파트201동2004호
(74) 대리인 이영필, 조현근, 이해영

심사청구 : 없음

(54) 플라스마 디스플레이 패널

요약

상호 마주하는 전면 및 배면가판과, 상호 나란하며 교번되도록 대향하게 기판들 사이에 설치되는 공통전극들 및 스캔전극들을 포함하는 플라스마 디스플레이 장치에 있어서, 스캔전극들에 고정된 펄스를 인가하도록 스캔전극들의 일단을 통합하여 어느 한 기판의 일측면에 설치되는 스캔전극 단자부와, 공통전극들에 고정된 펄스를 인가하도록 공통전극들의 일단을 통합하여, 기판의 대두리부를 따라 스캔전극 단자부의 인접부까지 연장형성되는 공통전극 단자부를 포함하며, 각 단자부는 기판의 동일측면에서 공통전극 및 스캔전극 각각을 구동시키기 위한 통합보드와 연결되는 것을 특징으로 하는 플라스마 디스플레이 패널이 개시된다.

도면

도

명세서

도면의 간단한 설명

- 도 1은 종래의 플라스마 디스플레이 패널의 개략적인 단면도.
도 2는 도 1에서 공통전극 및 스캔전극의 배열상태를 나타내 보인 개략적인 평면도.
도 3은 종래의 플라스마 디스플레이 패널에서 화로가판이 설치된 상태를 나타내 보인 개략적인 평면도.
도 4는 본 발명의 일 실시예에 따른 플라스마 디스플레이 패널의 개략적인 평면도.
도 5는 도 4에 도시된 플라스마 디스플레이 패널에 설치되는 화로가판의 구성을 나타내 보인 개략적인 구성도.
도 6은 본 발명의 다른 실시예에 따른 플라스마 디스플레이 패널의 개략적인 평면도.
도 7은 본 발명의 또 다른 실시예에 따른 플라스마 디스플레이 패널의 개략적인 평면도.

< 도면의 주요부분에 대한 부호의 설명 >

- | | |
|-------------------------|--------------------------|
| 30...전면가판 | 31...공통전극 |
| 31a, 31b...제1 및 제2전극군 | 33...스캔전극 |
| 35...스캔전극 단자부 | 37...공통전극 단자부 |
| 38...소트바 | 39...공통전극 터미널부 |
| 40...배면가판 | 51...통합보드 |
| 53...메인보드 | 54, 55...라인 |
| 56...컨넥터 | 61, 63...제1 및 제2공통전극 단자부 |
| 71, 73...제1 및 제2전극군 단자부 | |

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명의 플라즈마 디스플레이 패널에 관한 것으로, 보다 상세하게는 추방전을 형성하기 위한 전극의 설치구조가 개선된 플라즈마 디스플레이 패널에 관한 것이다.

플라즈마 디스플레이 패널은 형광 물질이나 특수 가스를 여기시킴으로써 빛을 발생시키는 장치이다. 즉, 밀폐된 공간에 설치된 두 전극 사이에 가스가 충전된 상태에서 전극에 소정의 전압을 인가하여 글로우방전이 일어나도록 하고, 이 글로우방전시 발생하는 자외선에 의해 소정의 패턴으로 형성된 형광체층을 여기시켜 화상을 형성하게 된다.

상기 플라즈마 디스플레이 패널은 구동방법에 따라 직류형 또는 교류형과 혼합형으로 분류된다. 그리고, 전극구조에 따라 방전에 필요한 최소의 두 개의 전극을 갖는 것과, 3개의 전극을 갖는 것으로 구분된다. 상기 직류형의 경우에는 보조방전을 유도하기 위하여 보조양극이 첨가되고, 교류형의 경우에는 선택방전과 유지방전을 분리하여 어드레스 속도를 향상시키기 위하여 어드레스 전극이 도입된다.

또한, 교류형은 방전을 이루는 전극의 배치에 따라 대향형 전극과 면방전형 전극구조로 분류될 수 있는데, 상기 대향형 전극구조의 경우에는 방전을 형성하는 두 개의 유지전극이 각각 전면기판과 배면기판에 위치하여 방전이 패널의 수직축으로 형성되는 구조이며, 면방전형 전극구조는 방전을 형성하는 두 개의 유지전극이 동일한 기판상에 위치하여 방전이 기판의 한 평면상에서 형성되는 구조이다.

도 1 및 도 2는 플라즈마 디스플레이 패널 중 면방전형 플라즈마 디스플레이 패널의 일예를 나타내 보인 것으로, 도 1은 플라즈마 디스플레이 패널의 측면도이고, 도 2는 공통전극 및 스캔전극의 배열상태의 구성을 나타내 보인 평면도이다.

도시된 바와 같이, 기판(11)의 상면에 어드레스 전극(12)이 몰입된 유전체층(13)이 형성되고, 이 유전체층(12)의 상면에는 방전공간을 구획하는 소정패턴의 격벽(14)이 형성된다. 상기 격벽(14)이 형성된 기판(11)은 전면기판(15)과 결합하는데, 상기 전면기판(15)의 하면에는 소정 패턴의 공통전극(16)과 스캔전극(17)이 형성된다. 그리고, 도시되어 있지는 않지만 공통전극(16)과 스캔전극(17)이 형성된 전면기판(15)의 하면에는 유전체층이 형성될 수 있으며, 상기 격벽사이의 유전체층 상면에는 형광층이 형성될 수 있다.

상기 전면기판(15)의 하면에 형성된 공통전극(16)과 스캔전극(17)의 패턴은 도 2에 도시된 바와 같이 상호 교번되게 형성된다. 즉, 한 방전공간에 대해 교번되게 설치됨으로써 상호 인접된 구조를 갖는다.

상기 구성에 있어서, 상기 각 전극에 소정의 전압이 인가됨에 따라 방전공간에 상기 어드레스전극(12)과 도출된 스캔전극(17)에 의한 트리거 방전에 의해 벽전하가 충전되고, 이 벽전하가 충전된 방전공간에서 공통전극(16)과 스캔전극(17)에 의해 글로우 방전이 일어나 발광하게 된다. 이와 같이 글로우 방전을 통해 패널에 화상을 표시하기 위해서는 각 전극의 단자부에 FPC인 같은 도전성 필름을 압착하여 외부에 위치한 회로부에서 고전압 필스를 공급하게 되며, 이를 위해 공통전극(16)군의 단자(16a)와 스캔전극(17)군의 단자(17a) 각각이 패널(11)의 좌우측 각각에 분리되어 마련된다.

그런데, 도 3을 참조하면, 상기과 같이 각 전극군의 단자(16a)(17a)가 패널(11)의 양측으로 분리됨에 따라, 각 단자(16a)(17a)에 고전압 필스를 인가하기 위한 공통전극 구동보드(18)와 스캔전극 구동보드(19)가 FPC(13) 상에서 분리되어 설치되어야 한다. 따라서, 각 구동보드(18)(19) 각각을 전원보드, 로직보드, 영상보드 등을 포함하는 메인보드(20)에 연결하기 위한 컨넥터(18a, 19a, 20a)의 수가 증가하여 비용이 증가하고, 컨넥터를 연결하는 라인(20b)의 길이가 증가하여 전기적 신호특성이 저하되는 문제점이 있다.

특히, 최근 패널이 대형화되는 추세에 따르면, 상기과 같은 구동보드의 구성으로는 상기 로직보드의 신호 라인이나 전원보드의 전원라인의 길이가 과다하게 길어지게 되어 그 각각의 신호/전압특성이 더욱 더 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기과 같은 문제점을 해결하기 위해 창안된 것으로, 공통전극 및 스캔전극의 단자를 패널의 일측에 공동으로 설치할 수 있도록 구조가 개선된 플라즈마 디스플레이 패널을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명에 따른 플라즈마 디스플레이 패널은, 상호 마주하는 전면 및 배면기판과, 상호 나란하며 교번되도록 나란하게 상기 기판들 사이에 설치되는 공통전극 및 스캔전극들을 포함하는 플라즈마 디스플레이 장치에 있어서, 상기 스캔전극들에 고전압 필스를 인가하도록 상기 스캔전극들의 일단을 통합하여 상기 어느 한 기판의 일측면에 설치되는 스캔전극 단자부와, 상기 공통전극들에 고전압 필스를 인가하도록 상기 공통전극들의 일단을 통합하여 상기 기판의 대두라부를 따라 상기 스캔전극 단자부의 인접부위까지 연장형성되는 공통전극 단자부를 포함하여, 상기 각 단자부는 상기 기판의 동일한 일측면에서 상기 공통전극 및 스캔전극 각각을 구동시키기 위한 통합보드와 연결되는 것을 특징으로 한다.

여기서, 상기 공통전극 단자부는, 상기 공통전극들 각각의 일단을 그 공통전극들과 교차하는 방향으로 통

합하여 연결하는 막대형의 쇼트바와, 상기 쇼트바의 일단에 연결되며, 상기 기판의 테두리를 따라 상기 스캔전극과 나란하도록 상기 스캔전극 단자부의 인접부위까지 연장되는 공통전극 터미널부를 포함하는 것이 바람직하다.

또한, 상기 공통전극 단자부는, 상기 공통전극들 중 어느 한 방향으로부터 $2n+1$ 번째 공통전극들의 일단만을 통합연결하며, 상기 스캔전극 단자부의 인접부위까지 상기 스캔전극과 나란하게 연장형성된 제1공통전극 단자부와, 상기 공통전극들 중 $2n$ 번째 공통전극들의 일단만을 통합연결하며, 상기 스캔전극 단자부의 인접부위까지 상기 스캔전극과 나란하게 연장형성된 제2공통전극 단자부를 포함하는 것이 바람직하다. 여기서, 상기 n 은 제로(0) 이상의 정수이다.

이차 첨부된 도면을 참조하여 본 발명의 실시예에 따른 플라스마 디스플레이 패널을 자세히 설명하기로 한다.

도 4를 참조하면, 본 발명의 일 실시예에 따른 플라스마 디스플레이 패널은 전면기판(30)에 설치되는 공통전극들(31) 및 스캔전극들(33)과, 상기 전면기판(30)에 대향되게 설치되는 배면기판(미도시)에 설치되는 어드레스전극들(41)과, 상기 스캔전극들(33)에 교전압 필스를 인가하기 위한 스캔전극 단자부(35) 및 공통전극들(31)에 교전압 필스를 인가하기 위한 공통전극 단자부(37)를 구비한다.

상기 공통전극들(31) 및 스캔전극들(33)은 일반적인 면방전형 PDP의 전극구조와 같이, 전면기판(30)의 동일면에 상호 나란하며, 상호 교번되게 설치된다. 그리고, 상기 어드레스전극들(41)은 상기 각 전극들(31)(33)과 교차하는 방향으로 배면기판에 특수개가 나란하게 설치된다.

상기 스캔전극 단자부(35)는 스캔전극들(33)의 일단만을 통합연결하도록, 전면기판(30)의 일측면에 설치된다. 여기서, 절연의 편의를 위해, 전면기판(30)을 도면상에서 좌우측 및 상하측으로 구분할 때, 스캔전극 단자부(35)는 전면기판(30)의 우측 테두리부에, 소정 길이로 마련된다.

상기 공통전극 단자부(37)는 공통전극들(31)의 일단만을 통합연결하는 쇼트바(38)와, 이 쇼트바(38)의 일단에 연결되며 스캔전극 단자부(35)의 인접부위까지 연장되게 마련되는 공통전극 터미널부(39)를 포함한다. 상기 쇼트바(38)는 전면기판(30)의 좌측에서 공통전극(31)의 일단만을 통합연결하도록 설치된다. 상기 공통전극 터미널부(39)는 전면기판(30)의 하측 테두리부를 따라 스캔전극(33)과 나란하게 설치되며, 그 끝단이 스캔전극 단자부(35)의 인접부위 즉, 전면기판(30)의 우측 테두리까지 연장된다. 이러한 공통전극 단자부(37)는 전체적으로 또는 부분적으로 절연성물질로 코팅형성되어 인가되는 교전압 필스의 전기적 특성이 향상되도록 하는 것이 바람직하다.

또한, 상기 공통전극 터미널부(39)는 도 4에서 전면기판(30)의 상측 테두리부에 스캔전극(33)과 나란한 라인형태로 마련될 수도 있다.

상기와 같이 공통전극 단자부(37)의 끝단이 스캔전극 단자부(35)에 인접하도록, 전면기판(30)의 동일측면으로 연장형성하면, 다음과 같은 이점이 있다.

즉, 도 5에 도시된 바와 같이, 전면기판(30) 상에 배면기판(40)이 겹쳐진 상태에서 FPC 회로기판(50)을 배면기판(40)에 설치할 때, 상기 각 단자부(35)(37)가 전면기판(30)의 우측에 함께 위치되어 있으므로, 공통전극(31) 및 스캔전극(33) 각각을 구동시키기 위한 구동보드를 별도로 설치하지 않고 하나로 통합된 통합보드(51)를 사용할 수 있게 된다. 즉, 통합보드(51)는 도 3에 도시된 종래의 구동보드들(18, 19) 각각의 기능을 하는 회로소자들을 하나의 회로블록으로 통합함으로써, 공통전극(31)과 스캔전극(33)을 독립적으로 구동시킬 수 있도록 된 보드이다. 따라서, 회로기판(50) 상에 회로를 간단하게 설계할 수 있으며, 메인보드(53)에서 오는 신호라인(54) 및 전원라인(55) 등을 통합하여 연결할 수 있게 되어, 콘넥터(56)의 수와 라인(54, 55)의 길이를 최소화 할 수 있어 비용을 절감하고, 제조공정을 단순화할 수 있다. 특히, 패널의 사이즈가 커질 경우 상기한 이점은 더욱 증대될 수 있다.

본 발명의 다른 실시예에 따른 플라스마 디스플레이 패널이 도시된 도 6을 참조하면, 공통전극들(31)의 일단만을 통합연결하는 공통전극 단자부는 제1 및 제2공통전극 단자부(61)(63)를 구비하고 있다.

상기 제1공통전극 단자부(61)는 공통전극들(31) 중에서 상측에서 하측으로 순차적으로 $2n+1$ (n 은 0 이상의 정수)인 n 번째 공통전극들(X_{2n+1})의 일단만을 통합연결한 제1쇼트바(61a)와, 이 제1쇼트바(61a)의 일단에 연결되며 스캔전극 단자부(35)의 인접부위까지 연장되도록 스캔전극(33)과 나란하게 설치되는 제1공통전극 터미널부(61b)를 구비한다.

또한, 상기 제2공통전극 단자부(63)는 상기 공통전극들(X_{2n+1})을 제외한 $2n$ 번째 공통전극들(X_{2n})의 일단만을 통합연결하는 제2쇼트바(63a)와, 이 제2쇼트바(63a)의 일단에 연결되며 스캔전극(33)과 나란하게 연장된 제2공통전극 터미널부(63b)를 구비한다. 즉, 상기 각 터미널부(61b)(63b)는 상호 나란하게 전면기판(30)의 테두리부를 따라 연장되며, 그 각각의 끝단이 스캔전극 단자부(35)와 동일한 측면에 놓일 수 있도록 형성된다.

상기와 같은 구성을 가지는 플라스마 디스플레이 패널의 경우에도, 도 5에 도시된 바와 같이, 전면기판(30)의 동일측면에서 회로기판(50)의 통합보드(51)와 연결시킬 수 있게 된다.

또한, 본 발명의 또 다른 실시예에 따른 플라스마 디스플레이 패널이 도시된 도 7을 참조하면, 공통전극들(31)을 전면기판(30)의 대략 중심을 기준으로 상하측으로 제1군 및 제2군의 전극군(31a)(31b)으로 각각 구분할 때, 공통전극 단자부는 각 전극군(31a)(31b) 각각에 연결되는 제1 및 제2전극군 단자부(71)(73)를 구비한다. 상기 각 단자부(71)(73)는 서로 절연된 상태로 전면기판(30) 상에 형성된다. 여기서, 상기 제1전극군 단자부(71)의 경우에는 제1전극군(31a)의 일단만을 통합연결하는 제1군쇼트바(71a)와, 이 제1군쇼트바(71a)의 일단에 연결되며 전면기판(30)의 테두리를 따라 스캔전극(33)에 나란하게 스캔전극 단자부(35)의 인접부위까지 연장되는 제1군 터미널부(71b)를 구비할 수 있다. 또한, 제2전극군 단자부(73)는 제2전극군(31b)의 일단만을 통합연결하는 제2군쇼트바(73a)와, 이 제2군쇼트바(73a)의 일단에 연결되며 스캔전극(33)과 나란하게 스캔전극 단자부(35)의 인접부위까지 연장형성되는 제2군 터미널부(73b)를 구비할 수 있다. 여기서, 상기 각 터미널부(71b)(73b)는 전면기판(30)의 상하측 각각의 테두리부에 분리되어 설치되

는 것이 바람직하다.

이러한 구성을 가지는 플라즈마 디스플레이 패널의 경우에도, 각 터미널부(71b)(73b)와 스캔전극 단자부(35)가 설치된 전면기판(30)의 우측에 함께 위치됨으로써, 앞서 도 5에 도시된 바와 같은 통합보드(51)를 이용한 회로기판(50)을 사용하는 것이 가능하게 된다.

발명의 효과

이상에서 설명한 바와 같은 본 발명에 따른 플라즈마 디스플레이 패널에 따르면, 공통전극 및 스캔전극의 단자부를 기판의 동일측면에 마련함으로써, 기판에 설치하는 회로기판의 회로설계가 간단하고, 복수의 구동보드를 하나의 통합보드로 통합하여 단순화시킬 수 있어 제조 및 설치비용이 절감되는 이점이 있다.

또한, 통합된 통합보드를 사용함에 따라, 메인보드와의 연결을 위한 커넥터 수를 줄일 수 있어 원가절감의 이점과 함께, 그 커넥터들을 연결하는 라인의 길이를 줄일 수 있으므로 제품의 신호/전기적 특성을 향상시킬 수 있는 이점이 있다.

(57) 청구의 범위

청구항 1

상호 마주하는 전면 및 배면기판과, 상호 나란하며 교번되도록 나란하게 상기 기판들 사이에 설치되는 공통전극들 및 스캔전극들을 포함하는 플라즈마 디스플레이 장치에 있어서,

상기 스캔전극들에 고전압 펄스를 인가하도록, 상기 스캔전극들의 일단을 통합하여 상기 어느 한 기판의 일측면에 설치되는 스캔전극 단자부와,

상기 공통전극들에 고전압 펄스를 인가하도록, 상기 공통전극들의 일단을 통합하여, 상기 기판의 테두리부를 따라, 상기 스캔전극 단자부의 인접부위까지 연장형성되는 공통전극 단자부를 포함하여,

상기 각 단자부는 상기 기판의 동일측면에서, 상기 공통전극 및 스캔전극 각각을 구동시키기 위한 통합보드와 연결되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 2

제1항에 있어서, 상기 공통전극 단자부는,

상기 공통전극들 각각의 일단을 그 공통전극들과 교차하는 방향으로 통합하여 연결하는 막대형의 쇼트바와,

상기 쇼트바의 일단에 연결되며, 상기 기판의 테두리를 따라, 상기 스캔전극과 나란하도록, 상기 스캔전극 단자부의 인접부위까지 연장되는 공통전극 터미널부를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 3

제1항에 있어서, 상기 공통전극 단자부는,

상기 공통전극들 중 어느 한 방향으로부터, $2n+1$ 번째 공통전극들의 일단만을 통합연결하며, 상기 스캔전극 단자부의 인접부위까지, 상기 스캔전극과 나란하게 연장형성된 제1공통전극 단자부와,

상기 공통전극들 중 $2n$ 번째 공통전극들의 일단만을 통합연결하며, 상기 스캔전극 단자부의 인접부위까지, 상기 스캔전극과 나란하게 연장형성된 제2공통전극 단자부를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

여기서, 상기 n 은 제로(0) 이상의 정수이다.

청구항 4

제3항에 있어서, 상기 제1공통전극 단자부는,

상기 $2n+1$ 번째 공통전극의 일단을 그 공통전극에 교차하는 방향으로 통합연결하는 제1쇼트바와,

상기 제1쇼트바의 일단에 연결되며, 상기 스캔전극에 나란하도록, 상기 기판의 테두리를 따라 연장되어, 상기 스캔전극 단자부와 인접하는 제1공통전극 터미널부를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 5

제3항 또는 제4항에 있어서, 상기 제2공통전극 단자부는,

상기 $2n$ 번째 공통전극의 일단을 통합연결하며, 상기 제1쇼트바와 나란하도록, 상기 기판에 설치되는 제2쇼트바와,

상기 제2쇼트바의 일단에 연결되며, 상기 스캔전극에 나란하도록, 상기 기판의 테두리를 따라, 상기 스캔전극 단자부와 인접되게 연장되는 제2공통전극 터미널부를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 6

제4항에 있어서,

상기 공통전극들을 상기 기판의 대략 중심을 기준으로 상하 1군 및 2군의 전극군으로 구분할 때,

상기 공통전극 단자부는

상기 제1전극군의 일단을 통합연결하며, 상기 기판의 테두리를 따라 상기 스캔전극 단자부의 인접부위까지 상기 스캔전극에 나란하게 연장되는 제1전극군 단자부와

상기 제2전극군의 일단을 통합연결하며 상기 기판의 테두리를 따라 상기 스캔전극 단자부의 인접부위까지 상기 스캔전극에 나란하게 연장되는 제2전극군 단자부를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

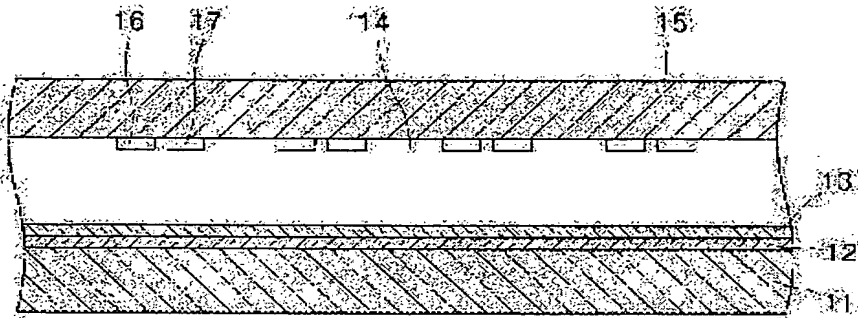
형구형 7.

제1항 내지 제4항 중 어느 한 항에 있어서,

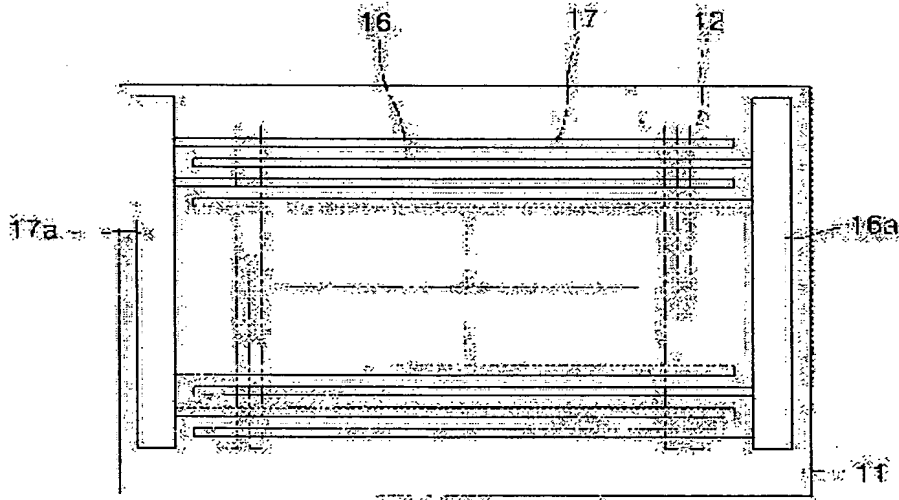
상기 공통전극 단자부 상에는 절연성 물질이 코팅형성된 것을 특징으로 하는 플라즈마 디스플레이 패널.

도면

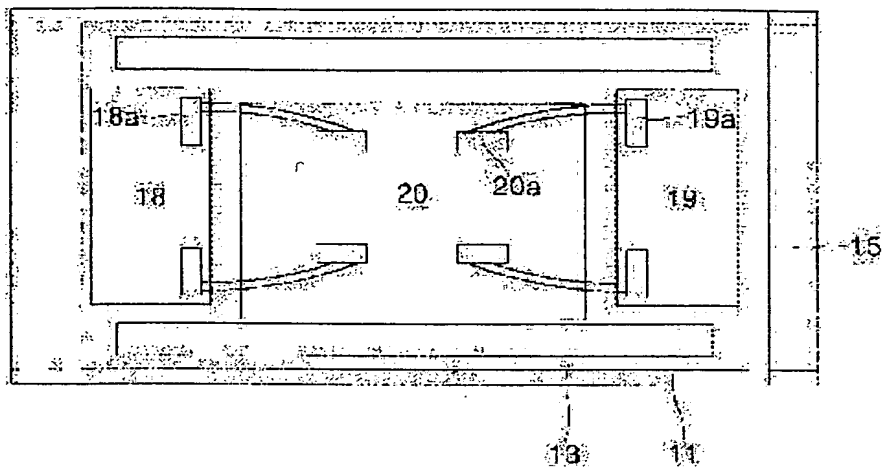
도면1



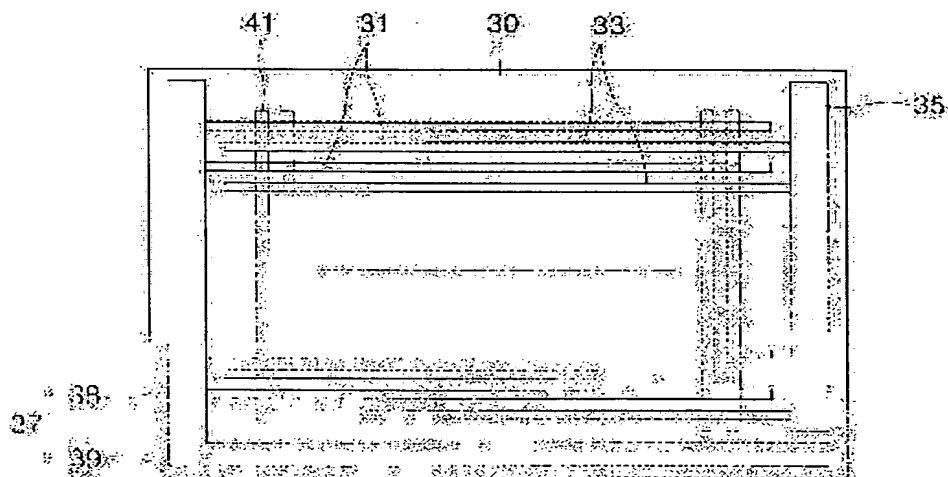
도면2



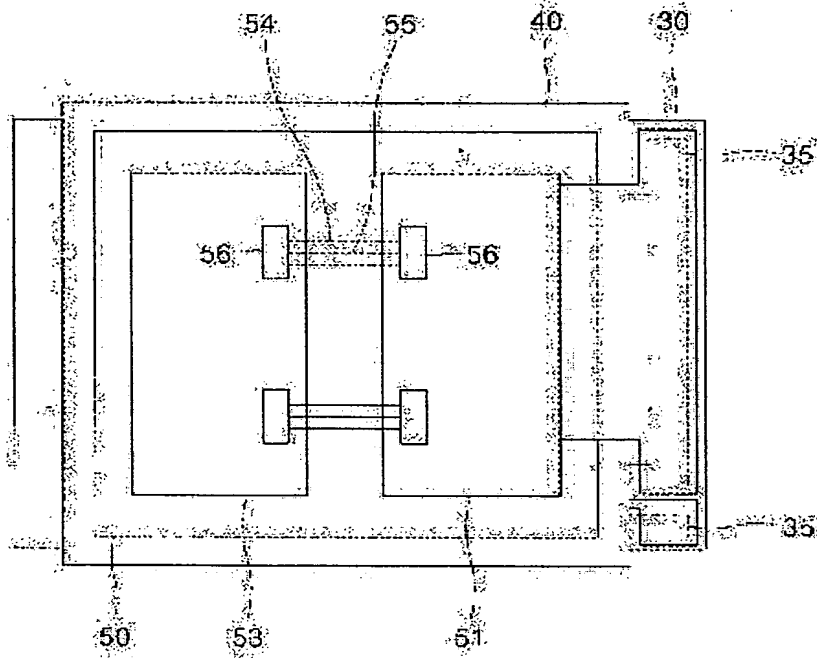
도 3



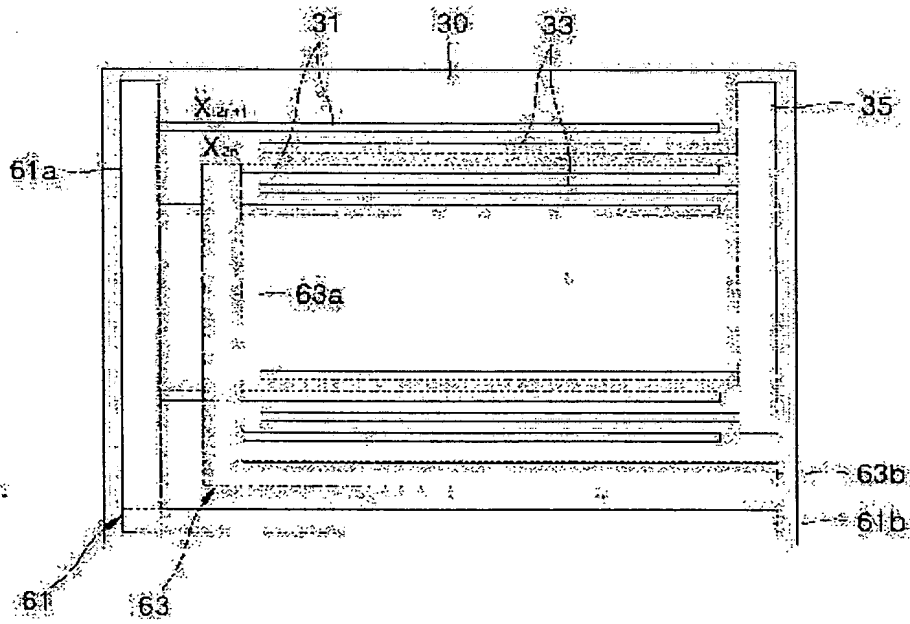
도 4



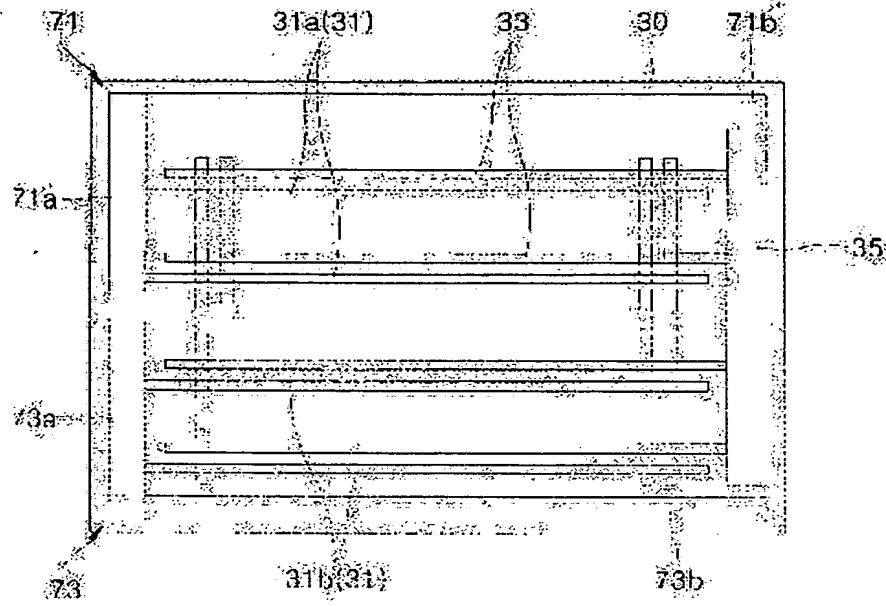
도 5



도 6



도 17



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.